

WLL 기지국용 고출력 전력증폭기를 위한 predistortion 선형화기

°이재혁*, 박명규**, 양영구*, 남중진*, 김범만*

*포항공과대학교 전자전기공학과 및 전자파특화연구센터

**LG정보통신 부품개발실

Predistortion linearizer for WLL base station HPA

°Jaehyok Yi*, Myungkyu Park**, Youngoo Yang*, Joongjin Nam*, Bumman Kim*

*Dept. of Electronic & Electrical Engineering and Microwave Application Research Center

Pohang University of Science and Technology

**LG Information & Communications, Ltd. RF engineering dept.

ABSTRACT

광대역 WLL 시스템의 기지국에서 사용되는 전력 증폭기의 선형화를 위해서 predistortion 방식을 이용한 선형화기를 설계, 제작하였다. 본 논문에서는 3, 5차 IMD의 크기와 위상을 각각 따로 제어할 수 있는 predistorter 형태를 제시하였다. 이러한 형태의 predistorter는 주 증폭기의 3차, 5차 IMD를 독립적으로 제거할 수 있기 때문에 기존의 predistorter가 3,5차 IMD를 동시에 효과적으로 제거할 수 없었던 문제점을 해결할 수 있다. 제작된 predistorter를 사용하여 주 증폭기의 평균 전력이 40.5 dBm일 때 30 MHz 주파수 대역에 걸쳐 chip rate 8.192 Mcps WCDMA 신호로 선형화 실험을 하였다. 선형화 결과 중심 주파수로부터 5 MHz 떨어진 지점에서의 IMD가 7 dB이상 개선되었다.

I. 서론

최근의 무선 통신 시스템들은 한정된 주파수 대역을 효율적으로 사용하기 위해 CDMA같은 방식을 사용하고 있고 가입자 수가 증가하면서 다중 반송파를 처리할 수 있는 기지국 시스템이 보편화 되어있다. 이에 따라 인접 채널 간섭을 최소화하기 위해 선형성이 우수한 전력 증폭기가 요구되고 있다[1]. 대부분의 무선 통신 시스템이 채택하고 있는 디지털 변조 방식은 신호 envelope의 크기가 일정하지 않은데 CDMA 시스템의 경우 peak-to-average ratio가 10~11 dB 정도이므로 효율을 고려하면 전력 증폭기를 class AB로 동작시켜야 한다. 따라서 3차뿐만 아니라 5차 IMD 성분도 제거해야 CDMA 신호 조건에서 효과적인 선형화 결과를 얻을 수 있다. 선형화 방식에는 feedforward, feedback, predistortion 등 여러 가지가 있다. 이 중에서 predistortion 방식은 feedforward에 비해 왜곡 제거 loop에 사용되는 증폭기가 없으므로 구

조가 간단하여 소형으로 제작될 수 있고 부가적인 DC 전력 소모가 적어 효율도 좋다. 그래서 비용면에서 feedforward 방식보다 저렴한 장점을 가지고 있고 open loop 구조이므로 feedback보다 대역폭의 제한을 덜 받는다. 그러나 다른 방식과 달리 왜곡 제거를 위한 신호가 자체에서 나온 신호를 처리하여 만들어지는 방식이 아니므로 predistorter와 주 증폭기간의 비선형 특성이 얼마나 비슷한가에 따라 선형화 성능이 결정되는 단점이 있다. 본 논문에서는 이러한 문제를 해결하기 위해 predistorter에서 만들어지는 IMD의 크기와 위상을 보다 자유롭게 제어하여 원하는 비선형성을 얻을 수 있는 predistortion 구조를 제시하고자 한다.

II. Predistorter 구조

Predistortion 선형화 방식은 그림 1과 같이 비선형 증폭기의 전달 함수 특성과 반대가 되도록 앞단에서 predistortion 회로로 미리 신호 왜곡을

시켜 최종 출력을 선형화 한다. Predistortion 방식의 선형화기는 여러 가지 방식들이 있는데 크게 analog 방식과 digital 방식으로 나눌 수 있다. Digital predistorter는 baseband에서 predistortion

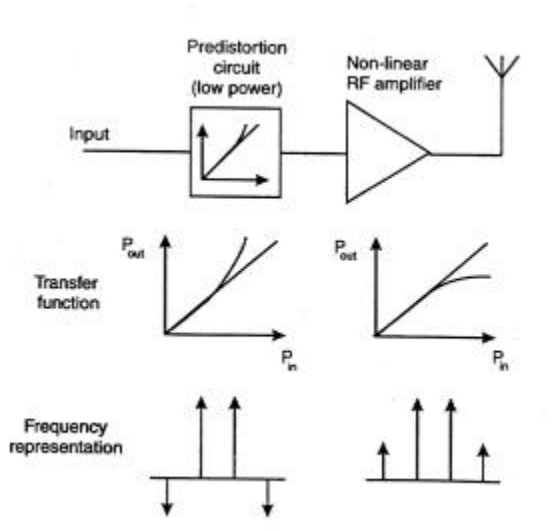


그림 1. Predistortion 선형화 개념[4]

신호를 만들게 되므로 신호 조정이 쉽고 시스템의 reliability와 flexibility가 좋다[3]. 그러나 현재의 digital 기술 수준으로는 계산 속도, data 처리 속도, memory 속도 등에 의해 대역폭이 cellular channel 한 두 개 정도로 제한된다[3]. Analog predistorter는 대역폭의 제한은 없으나 일반적으로 왜곡 제거가 주로 3차 IMD에 제한되는 단점이 있다[4]. 본 연구에서는 그림 2와 같은 구조의 predistorter로 5차 IMD까지 왜곡 제거가 가능하도록 하여 기존의 predistortion 방식을 개선하였다.

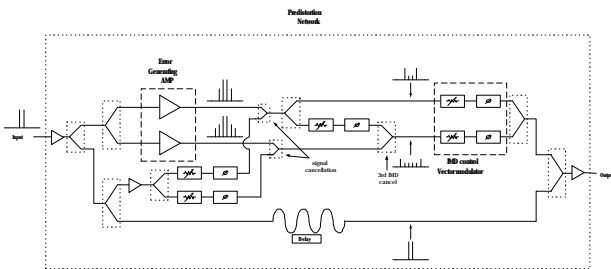


그림 2. 새롭게 제시된 predistorter

그림 2의 predistorter는 왜곡 신호를 만들기 위한 증폭기 2개와 신호 제거, IMD 크기와 위상을 제어하기 위한 vector modulator로 구성된다. Carrier 신호와 왜곡 신호는 따로 분리되어 최종 단에서 합쳐지고 증폭기에서 발생한 왜곡 신호는

carrier 성분이 제거되어 뒤쪽의 IMD 제어 vector modulator로 그 크기와 위상이 조정된다. 왜곡 신호를 만드는 증폭기는 각각 3차와 5차 IMD를 만들게 되는데 일반적인 증폭기 구조에서 5차 IMD만을 크게 하기 어려우므로 3차 IMD 발생 증폭기의 왜곡 신호를 이용하여 3차 IMD를 제거하고 5차 IMD만을 생성하도록 하였다. 일반적으로 기지국용 증폭기일 경우 효율을 높이기 위해 back-off 양이 그다지 많지 않고 class AB 정도로 설계되기 때문에 3차뿐만 아니라 5차 IMD 성분도 중요해진다. 또한 전력이 크기 때문에 2단 이상으로 구성되어 IMD들간의 위상 차이가 크다. 그런데 기존의 predistorter는 왜곡 신호 발생을 위해 하나의 증폭기만을 사용하므로 이렇게 여러 단으로 구성된 주 증폭기의 3차와 5차 IMD의 크기와 위상 특성을 따라가기 힘들다. 본 논문에서 제시한 그림 2의 predistorter는 3차와 5차 IMD 신호의 위상과 크기를 각각 독립적으로 조정할 수 있으므로 이런 문제를 해결하고 있다.

III. Predistorter 제작 및 선형화 실험

선형화하고자하는 고출력 전력 증폭기는 그림 3과 같이 구성되었다.

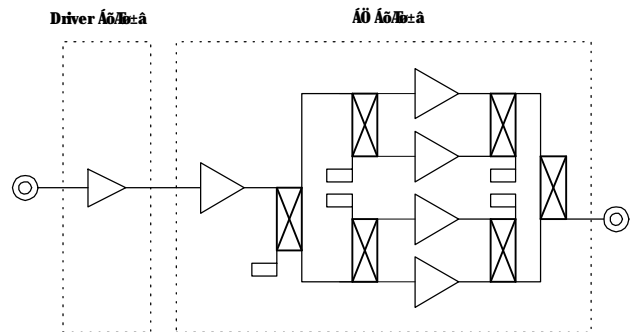


그림 3. 주 증폭기 구성도

주 증폭기는 120W급 LDMOS 소자를 사용하여 2단으로 구성되었다. 주 증폭기의 최종단 4경로중 한 경로에 대하여 선형화 실험을 하였는데 이 때 평균 출력 전력은 40.5 dBm이고 two-tone 측정 결과는 그림 4와 같다.

Predistorter에 사용된 왜곡 발생 증폭기는 P1dB가 21 dBm인 MMIC 증폭기를 사용하였고 vector modulator는 pin diode와 varactor diode를 사용한 반사형 가변 감쇄기와 위상 변위기로 구성하였다. IMD의 크기와 위상을 조정하는 vector modulator는 위상 변위기를 3개 사용하여 360° 전 위상을 다 변위시킬 수 있도록 하였고 감쇄 변

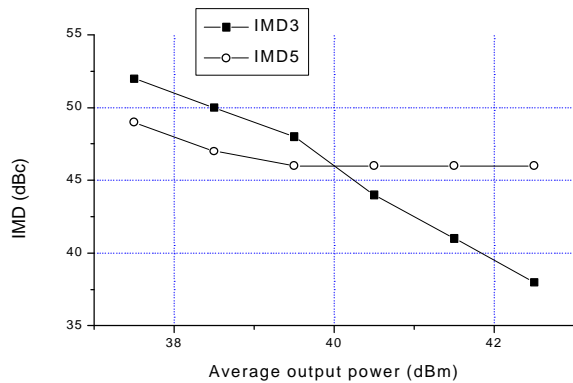


그림 4. 주 증폭기의 3,5차 IMD 특성

위는 4-15 dB 정도이다.

선형화 실험은 two-tone 측정과 chip rate가 8.192 Mcps인 CDMA 신호를 이용하여 중심 주파수 2.385 GHz, 2.375 GHz, 2.395 GHz의 30 MHz 대역에 걸쳐 실험하였다. Two-tone 실험에서는 평균 출력 전력보다 약 3 dB 높은 43.5 dBm에서 3차 IMD를 15 dB, 5차 IMD를 16 dB 개선할 수 있었다. 평균 출력 전력보다 3 dB 높은 점에서 개선 효과를 본 이유는 이 점에서 IMD 제거를 최적화 했을 때 CDMA 신호를 이용한 선형화 실험시 평균 출력 전력에서 IMD 개선 효과를 볼 수 있었기 때문이다. CDMA 입력 신호일 때의 선형화 실험은 왜곡 신호 제거를 spectrum analyzer상에서 측정하였는데 중심 주파수와 이로부터 5 MHz 떨어진 지점간의 전력비로 왜곡 제거 성능을 측정하였다. 그림 5는 평균 출력 전력 41.5 dBm에서 선형화하기 전과 predistortion 선형화기를 사용하여 선형화한 후의 spectrum를 비교한 것이다.

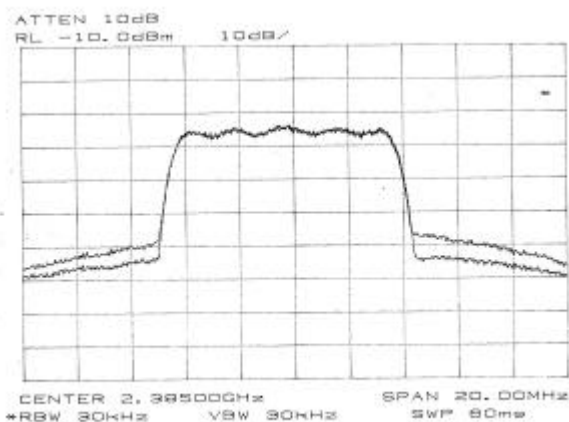


그림 5. 선형화 전과 후의 전력 spectrum 비교

선형화 결과 약 8 dB정도의 IMD 개선 효과를 볼

수 있었다. 그림 6은 각 중심 주파수에서 평균 출력 전력에 따른 IMD 개선 결과이다.

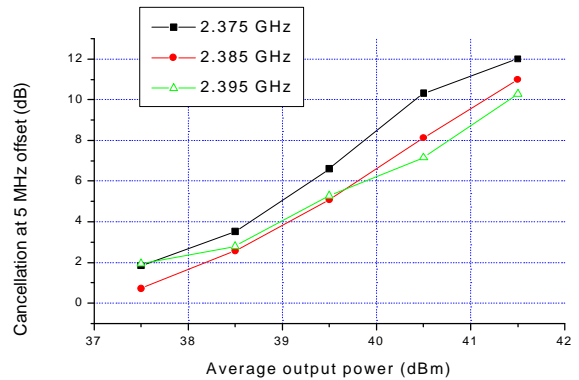


그림 6. 각 중심주파수에서 출력 전력에 따른 IMD 개선량

그림 6의 결과를 보면 출력 전력에 따라 개선량이 줄어드는 것을 볼 수 있는데 이는 출력 전력에 따른 주 증폭기 IMD의 변화를 predistorter가 따라가지 못하기 때문인 것으로 생각된다. 이처럼 출력 전력에 따른 선형화 범위가 좁은 단점은 predistortion 선형화 방식이 앞으로 개선해야 할 점이다.

IV. 결론

WLL 기지국용 고출력 전력 증폭기를 predistorter로 선형화하였다. 본 연구에서 제시한 predistortion 선형화기는 3차와 5차 IMD를 독립적으로 조절할 수 있는 형태로 기존 방식을 개선하였다. 선형화 결과 chip rate 8.129 Mcps인 wide band CDMA 입력 신호일 때 30 MHz 대역폭에 걸쳐 평균 출력 전력 40.5 dBm에서 7 dB 이상의 IMD 개선 효과를 볼 수 있었다.

참고문헌

- [1] J. S. Kenney, A. Leke, "Design considerations for multicarrier CDMA base station power amplifiers," *Microwave Journal*, vol.42, no.2 pp. 76-83, 1999.
- [2] A. A. Saleh, J. Salz, "Adaptive linearization of power amplifiers in digital radio systems," *Bell System Technical Journal*, vol.62, no.4, pp.1019-1033, 1983.
- [3] James K. Carvers, "Adaptation behavior of a feedforward amplifier linearizer," *IEEE*

Transactions on Vehicular Technology, vol.44,
no.1, pp.31-40, 1995.

[4] Nick Pothecary, *Feedforward Linear Power Amplifiers*, Artech House, 1999.